


**2002**

	Normy pro výpočet zpoždění a výkonu při návrhu čipů - Část 1: Systémy pro výpočet zpoždění a výkonu integrovaných obvodů	ČSN EN 61523-1  01 3756
---	---	----------------------------------

idt IEC 61523-1:2001

Delay and power calculation standards -

Part 1: Integrated circuit delay and power calculation systems

Normes de calculs de puissance et de temps de retard -

Partie 1: Systèmes de calculs de puissance et de temps de retard des circuits intégrés

Berechnung von Verzögerung und Leistungsaufnahme beim Entwurf von Chips -

Teil 1: System zur Berechnung von Verzögerung und Leistungsaufnahme integrierter Schaltkreise (IC)

## Oznámení o schválení

Evropská norma EN 61523-1:2002 Normy pro výpočet zpoždění a výkonu při návrhu čipů - Část 1: Systémy pro výpočet zpoždění a výkonu integrovaných obvodů, která je úplným a nezměněným převzetím IEC 61523-1:2001, byla schválena Českým normalizačním institutem k přímému používání jako ČSN EN 61523-1 bez jakýchkoliv modifikací. Evropská norma EN 61523-1:2002 má status české technické normy.

Uvedená evropská a původní mezinárodní norma jsou dostupné v Českém normalizačním institutu, oddělení dokumentačních služeb, Praha 1, Biskupský dvůr 5.

## Endorsement notice

The European Standard EN 61523-1:2002 Delay and power calculation standards - Part 1: Integrated circuit delay and power calculation systems which is the complete and unchanged adoption of the IEC 61523-1:2001 was approved by the Czech Standards Institute for direct use as the ČSN EN 61523-1 without any modification. The European Standard EN 61523-1:2002 has the status of a Czech Standard.

Both European and original International Standards are available at the Czech Standard Institute, Department of Documentation Services, Praha 1, Biskupský dvůr 5.

## Anotace obsahu

Tato Část normy poskytuje odkazy na jiné normy pro DPCS (Systém pro výpočet zpoždění a výkonu), specifikaci jazyka pro modelování výkonu a časování, specifikaci pro modelování výkonu a interakce mezi aplikací a DPCM pro výpočet výkonu, specifikaci funkcí pro komunikaci mezi aplikacemi EDA a knihovny založenými na DCL, jakož i jejich softwarového rozhraní a specifikaci pro výměnu parazitních jevů, které jsou vyžadovány pro přesný výpočet zpoždění. Dále poskytuje specifikaci

skupinových informací o základním plánování rozložení. Parazitní jevy jsou představovány sítěmi v mnoha odlišných úrovních sofistikace od prostých soustředěných kapacit k plně distribuovanému stromu RC a k vícepólovému zobrazení AWE (Hodnocení asymptotického časového průběhu).

Přejímaná norma se skládá ze 2 stran textu evropské normy a 423 stran anglického textu mezinárodní normy.

© Český normalizační institut,

2002

Podle zákona č. 22/1997 Sb. smějí být české technické normy rozmnožovány a rozšiřovány jen se souhlasem Českého normalizačního institutu.

**65616**

---

**-- Vynechaný text --**